

УДК 621.397:621.3.049.77

Повышение точности дискретно-аналоговых асинхронных корреляторов

Павлов Л.Н.

Национальный технический университет Украины “Киевский политехнический институт имени Игоря Сикорского”

E-mail: leonpavl@gmail.com

Представлены варианты повышения точности дискретно-аналоговых асинхронных корреляторов на основе интегральных микросхем с бинарной импульсной функцией. Показана возможность корреляционной обработки сигналов с произвольной импульсной функцией, представленной в виде двоичного кода. Рассмотрены три варианта структур и принцип работы асинхронного программируемого коррелятора, построенного на основе параллельных каналов. В первом варианте масштабируется входное напряжение, во втором – выходной сигнал. Третий вариант отличается тем, что в каждом канале масштабируется ток питания параллельной аналоговой памяти. Указано на возможность построения коррелятора, в котором разряды будут масштабированы внутри микросхемы за счёт масштабирования топологических размеров компонентов.

Ключевые слова: интегральные микросхемы корреляторов; векторное перемножение сигналов; отсчёты сигнала

Постановка задачи и анализ достижений

Классика асинхронного метода корреляционной обработки сигналов состоит в построении согласованного фильтра на основе линии задержки с отводами. Весовые коэффициенты таких фильтров, как правило, представлены бинарными последовательностями, так как корреляторы и предназначались для обработки фазо-манипулированных сигналов. Примером таких сигналов могут быть коды Баркера, m -последовательности. Как правило, один пакет m -последовательности представляет собой один информационный бит. При таком подходе существенно увеличивается помехозащищённость канала связи, примерно в корень квадратный из N , где N — длина m -последовательности. Из этого следует, что с увеличением длины последовательности увеличивается возможность работы даже под фоном шума, в диапазоне, заполненном другими радиостанциями и т.п. То, что решение таких задач актуально и на сегодня подтверждают работы [1–4].

Реализация асинхронной корреляционной обработки на основе указанных дискретно-аналоговых корреляторов позволяет также обрабатывать сигнал с линейной частотной модуляцией. При этом коэффициенты импульсной функции представляются весами $+1$ или -1 . Даже такое грубое представление импульсной функции позволяет получить информацию о спектре принятого сигнала [2]. Вместе с тем возникает вопрос: можно ли повысить

точность корреляторов путём перехода к многоурядной импульсной функции. При положительном ответе на такой вопрос открылась бы возможность обработки сигналов как с линейной частотной модуляцией, так и шумоподобных сигналов. При этом старт и поддержание работы не должны требовать какого-либо сложного математического или аппаратного обеспечения.

Таким образом цель — повышение точности корреляторов рассматривается как решение задачи по увеличению разрядности импульсной функции.

Цифровая реализация для длинных последовательностей даже в простейшем случае бинарной импульсной функции согласованного фильтра-коррелятора представляет проблему, если длина последовательности превышает 1-2 тысячи отсчётов. К настоящему времени предлагается метод сокращения сложности согласованного фильтра для сигналов большой длительности с применением многоканального согласованного фильтра бинарных последовательностей [1]. Решение задачи построения согласованного фильтра рассматривается на основе логических ячеек FPGA.

Другое направление корреляционного анализа представлено в [2] для исследования возможности уплотнения каналов. Здесь с помощью корреляционной обработки находят свободные полосы частот для ведения радиовещания. Авторы называют такой метод интеллектуальным радио. Пилот-сигнал (импульсная функция) принимает всего два значения: $+1$ и -1 . Третий вариант корреляционной обработки — аналоговый спектрометр [3]. Прибор

построен на основе аналоговых перемножителей сигналов на сверхвысокочастотных транзисторах. В качестве полупроводникового материала использован кремний-германий. Этот коррелятор построен на основе встречного движения двух сигналов по четверть волновым линиям задержки с отводами. Коэффициенты при демодуляции принимают значения $+1$ и -1 .

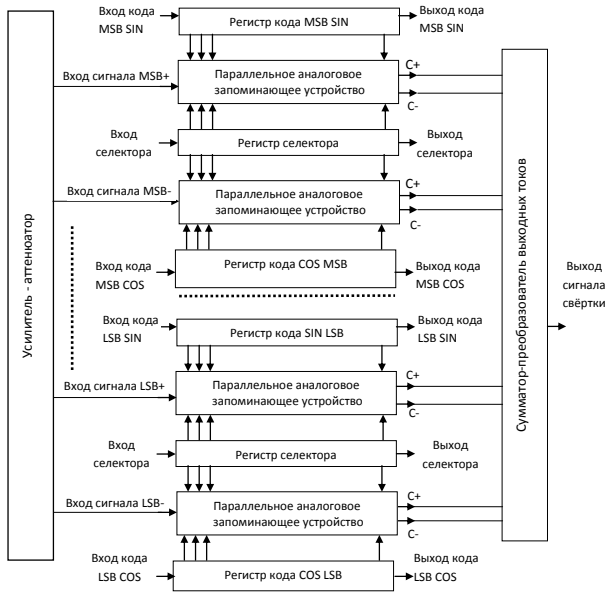


Рис. 1. Структура дискретно-аналогового коррелятора с многоразрядной импульсной функцией

Уникальный коррелятор в единичном исполнении [4] предназначен для поиска корреляционных связей в астрономических антеннах. Эта система представляет собой программно-аппаратную реализацию. Приведены результаты создания корреляторов [4] для астрономических исследований, которые реализованы в виде программно-аппаратного комплекса. Операция потокового умножения вектора данных с одной антенны при свёртке с данными другой антенны реализуется на специализированных интегральных микросхемах перемножителей, составляющих матрицу $n \times n$. Управление перемножителями осуществляется программно. Полоса пропускания составляет 8 ГГц. Но блоки умножения и памяти этих корреляторов представлены в виде «чёрных ящиков» и принцип их устройства и работы детально не рассматривается. Более того, авторы дают понять, что эта информация является конфиденциальной. Указаны ограничения, в частности в том, что коррелятор анализирует фрагменты сигналов, записанных в память. Оптимальное количество антенн составляет $N = 64$. Кроме того, для этого коррелятора требуется весьма сложное специализированное программное обеспечение, которое управляет массивом из $n \times n$ умножителей. Интегральная микросхема дискретно-аналогового коррелятора [5] строится на основе сверхнизковольтных перемножителей сигналов. Но весовые коэффициенты импульсной функции могут принимать значения только $+1$

и -1 . Для полноценного анализа сигналов необходимо повысить точность коэффициентов импульсной функции увеличением количества двоичных разрядов: для этого следует построить многоканальную структуру, где каждому разряду импульсной функции будет соответствовать отдельный канал обработки с надлежащим весом. Для исходного первого канала $+1$ и -1 , для второго канала $+1/2$ и $-1/2$, для третьего $+1/4$ и $-1/4$ и т.д.

Решение такой задачи представлено в данной работе.

1 Изложение основного материала

Решение поставленной задачи возможно на основе дискретно-аналоговых корреляторов и предусматривает включение N параллельных каналов обработки, где N — разрядность импульсной функции. Соответственно входной сигнал, как это принято при построении двоичных цифро-аналоговых и аналого-цифровых преобразователей, промасштабировать в соответствии с весом разряда импульсной функции, рис. 1.

На рис. 1 раскрыты всего два канала коррелятора. Каждый канал — это одна интегральная микросхема (ИМС) дискретно-аналогового коррелятора ХК50 [5]. Верхний канал — для старшего разряда (MSB) импульсной функции и нижний для младшего разряда (LSB). Остальные каналы идентичны указанным выше. Таким образом, для N каналов требуется N ИМС ХК50. Структура коррелятора соответствует методу квадратурной обработки, когда на выходе демодулятора образуются квадратурные составляющие. На аналоговые входы $1+$ и $1-$ первого канала подаётся парафазный входной сигнал максимальной для микросхемы амплитуды. На второй канал — вдвое меньше по амплитуде, что обеспечивает усилитель-аттенуатор. Деление входного сигнала на два осуществляется и дальше по мере уменьшения веса двоичного разряда импульсной функции. Таким образом, выполняется предварительное взвешивание входного сигнала по двоичному закону. Это обеспечивает свёртку входного сигнала с произвольной импульсной функцией. Построение делителя напряжения возможно как на основе резисторов, резисторов с корректирующими конденсаторами, так и на основе переключаемых конденсаторов.

Код импульсной функции поразрядно вводится от внешнего программатора (памяти) в регистры кода в виде зеркального кода («хвостом наперёд»). В регистры селектора вводится единичный импульс, временное положение которого привязано к первому элементу зеркального кода. Такая синхронизация обеспечивает инвариантность импульсной функции и, соответственно, получение корреляционного

отклика за один проход. Это обеспечивает условие эквивалентности приведенной структуры коррелятору на основе линии задержки с отводами. После заполнения регистров программатор может быть отключен, если выходы регистров подключить к их входам. Заикленный таким образом коррелятор сдвигая коды дожидается прихода первого отсчёта сигнала и совершенно безразлично в какой элемент аналоговой памяти будет записан первый отсчёт.

Сумматор-преобразователь выходных токов осуществляет преобразование выходных токов в напряжение и вычитание выходных сигналов шин С+ и С- каждого канала. Фактически здесь шины С+ объединены в одну, а шины С- — в другую общую шину. После преобразования в напряжение результаты вычитаются. Этим формируется информационный результат обработки сигнала в канале.

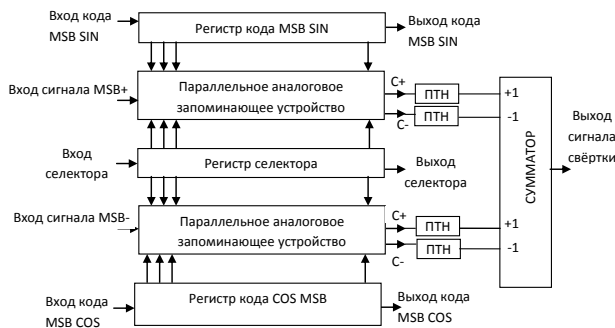


Рис. 2. Структура дискретно-аналогового коррелятора с многоразрядной импульсной функцией и масштабированием выходного сигнала (канал MSB)

Недостаток подобного подхода подключения входного сигнала состоит в том, что малые уровни входного сигнала подвержены внутренним шумам работы коррелятора в процентном соотношении в большей мере, чем высокие. Влияние помех обусловлено просачиванием энергии фронтов и срезов импульсов по подложке кристалла через паразитные проходные ёмкости. Помехи образуются при сдвиге весовых коэффициентов импульсной функции, а также импульса селектора. В итоге внутренние шумы учитываются с весом «1» в каждом канале, а полезный сигнал с уменьшением в два раза от канала к каналу. Импульсный шум имеет одинаковую форму, которая зависит только от импульсной функции. Указанный эффект может быть учтён либо предварительной записью этого шума (иногда его называют “геометрическим”) с последующей компенсацией во время работы, либо ограничением количества каналов, соответственно и разрядности импульсной функции до приемлемой величины.

Другой путь преодоления указанного недостатка состоит в том, чтобы взвешиванию подвергать не входной, а выходной сигнал, как это показано на рис. 2. На этом рисунке преобразователи ток-напряжение (ПТН) осуществляют преобразование

выходного тока в выходное напряжение и вынесены за рамки сумматора. Необходимо отметить, что нет принципиальной разницы, что подвергать весовому делению: выходное напряжение или выходной ток. Схемотехника деления токов при разработке интегральных микросхем отработана не хуже, чем деление напряжения. Вопрос только в том, какие требования предъявляются к формату представления выходного сигнала. В остальном работа коррелятора на рис. 2 не отличается от представленного на рис. 1.

Недостаток этой структуры, рис. 2, состоит в необходимости установки на каждый канал индивидуальных преобразователей ток-напряжение. Естественным образом возникает задача синтеза решения на основе базовых решений рис. 1 и рис. 2. Если проанализировать структуру коррелятора [5], то обнаруживается возможность поразрядного управления током аналогового запоминающего устройства: вместо того, чтобы делить на два выходной ток, задавать его в два раза меньше от канала к каналу, рис. 3. Этот подход станет более понятным, если рассмотреть эквивалентную схему i -й ячейки коррелятора, рис. 4. Здесь обозначены: K — ключ, T_k — триггер регистра кода, T_c — триггер регистра селектора, I — преобразователь напряжение-ток. Преобразователь выполнен на МОП-транзисторе, который работает в крутой области вольт-амперных характеристик. Эквивалентное внутреннее сопротивление преобразователя [5]:

$$R_e \approx I / [\mu C_{ox} K (V_G - V_T)] \quad (1)$$

где μ — подвижность носителей, C_{ox} — удельная ёмкость тонкого окисла, K — отношение ширины к длине затвора, V_G — напряжение на затворе, V_T — пороговое напряжение транзистора.

Из этого соотношения следует, что информационный ток транзистора-преобразователя пропорционален напряжению на стоке и именно этот фактор учтён для построения структуры коррелятора, рис. 3. Для этого на шину питания параллельного аналогового запоминающего устройства U_{cc} ПАЗУ в первом канале (MSB) подаётся полный размах напряжения питания, в следующем разряде — вдвое меньше и т.д. вплоть до последнего (LSB) канала. В результате на шины весового суммирования в первом канале будет формироваться ток с масштабным коэффициентом 1, во втором — 1/2 и т.д. Информационный ток в последнем канале (LSB) составит $1/2^{N-1}$ от первого. Сумматор-преобразователь выходных токов (рис. 3) осуществляет вычитание сигнала выходной шины С- из шины С+ и далее суммирует результат с единичным масштабным коэффициентом для всех каналов. По этой причине для считывания токов и преобразования результата в напряжения требуется на основе закона Кирхгофа только два преобразователя ток-напряжение: один на шину С-, а второй на шины С+.

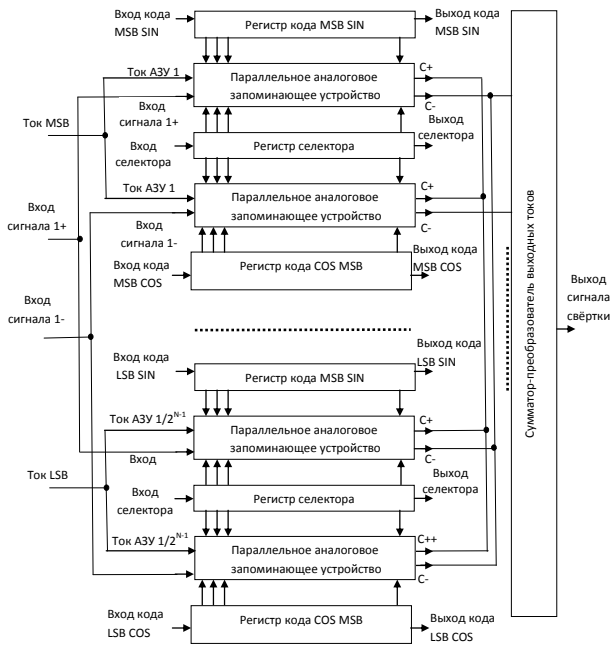


Рис. 3. Структура дискретно-аналогового коррелятора масштабированием рабочего тока АЗУ

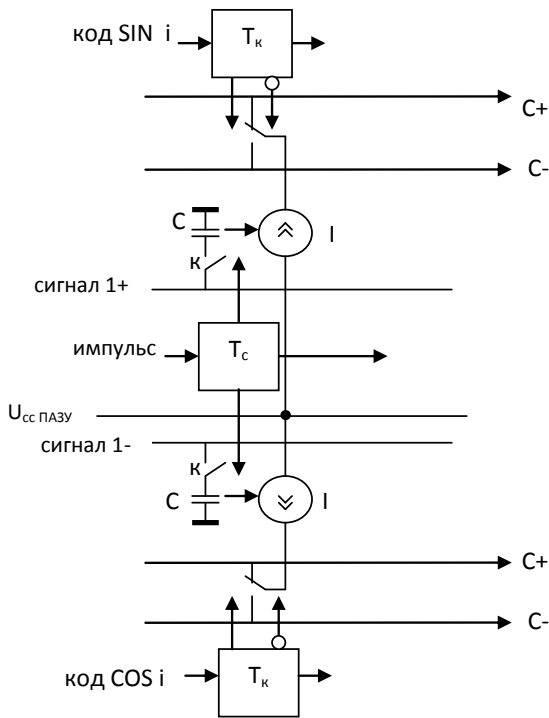


Рис. 4. Структура ячейки дискретно-аналогового коррелятора

Из приведенного выше соотношения (1) также следует, что возможен четвёртый вариант построения коррелятора, в котором ток в каждом разряде будет определяться соотношением ширины и длины затвора транзистора, который определяет ток ячейки.

2 Анализ исследований

Исследования проведены для архитектур корреляторов, представленных на рис. 1 – 3 и случая, когда импульсная функция представлена 4-битным кодом. Реально включались четыре интегральные микросхемы ХК50 [1]. В качестве тестового сигнала использован синусоидальный сигнал. В качестве шумового фона — смесь из трёх синусоид. В качестве импульсной функции использованы коэффициенты двоичного разложения одного периода синусоиды по коэффициентам $\pm 1, \pm 1/2, \pm 1/4$ и $\pm 1/8$ соответственно для первого, второго, третьего и четвёртого канала. Для четверти периода вид импульсной функции представлен на рис. 5.



Рис. 5. Отсчёты импульсной функции для четверти периода

Наилучшее качество свёртки получено для варианта, представленного на рис. 3. При обработке смеси сигнал-шум, уровне шумов 1 В и уровне сигнала 20 мВ обнаружение сигнала было устойчивым. Исследовался минимальный уровень входного сигнала для обеспечения уровня $S = 2$ соотношения сигнал-шум на выходе. Результаты приведены на рис. 6.

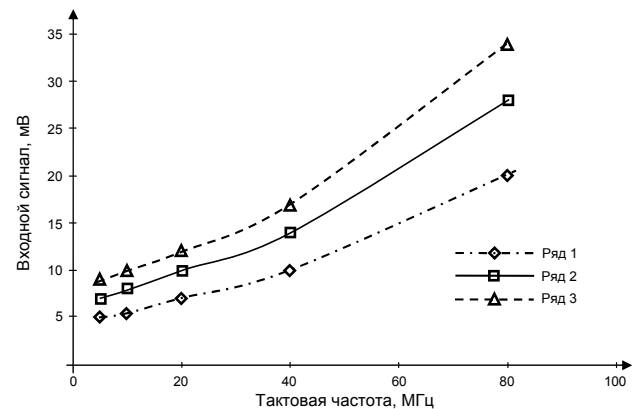


Рис. 6. Зависимость минимального уровня входного сигнала от тактовой частоты для структуры 1 (Ряд3), структуры 2 (Ряд2) и структуры 3 (Ряд3)

Эти данные сопоставимы с результатами, полученными на основе теоретических оценок. Макси-

мальная частота работы составила 80 МГц, что на порядок ниже по сравнению с лучшим известным коррелятором [4]. Однако, если учесть, что база сигнала составила 1024 элемента, а не 64, как в корреляторе [4], то даже такой результат показывает, что суммарная производительность коррелятора была не меньше. Причина относительно низкой тактовой частоты состоит в том, что микросхемы [5] изготовлены с топологической проектной длиной канала 3 мкм. Современные нормы при таком же напряжении питания составляют 0,3 мкм. Это означает, что при переработке топологии и изготовлении микросхем корреляторов по современным нормам возможно достижение тактовой частоты 800 МГц. При этом даже без наращивания базы сигнала возможно перекрытие существующих новейших достижений.

3 Выводы

1. Повышение точности корреляторов подразумевает переход к многоразрядной импульсной функции.
2. Построение асинхронных корреляторов с многоразрядной импульсной функцией возможно на основе интегральных микросхем дискретно-аналоговых корреляторов, предназначенных для работы с бинарной импульсной функцией.
3. Построение таких корреляторов возможно на основе введения параллельных каналов, при этом весовое значение следующего канала в два раза меньше предыдущего.
4. Весовое значение канала в соответствии с двоичным разрядом импульсной функции может определяться несколькими путями: масштабированием входного сигнала, масштабированием выходного сигнала и масштабированием напряжения питания аналогового запоминающего устройства. Эти три способа получили экспериментальное подтверждение.
5. Теоретически возможно построение многоразрядного асинхронного дискретно-аналогового коррелятора путём масштабирования топологических размеров генераторов тока параллельного запоминающего устройства. При этом одновременно возможно повышение тактовой частоты до 800 МГц.

4 Перспективы дальнейших исследований

Для дальнейших исследований необходимо накопленный опыт положить в основу современной

разработки интегральной микросхемы дискретно-аналогового коррелятора. В результате можно получить быстродействие до 800 МГц тактовой частоты по проверенным решениям. При параллельной обработке это быстродействие может быть увеличено в два-четыре раза. Фактически речь идёт о возможности обработки сигнала на несущей частоте до 3 ГГц. База сигнала при каскадном наращивании может быть доведена до нескольких тысяч элементов импульсной функции. Эти показатели на два-три порядка выше известного на данный момент результата.

Список ссылок

1. Беляев А.И. Метод быстрого вычисления арифметической свёртки специального вида / А. И. Беляев, Е. А. Букварёв, А. С. Половинкина, А. В. Ястребов // Труды Нижегородского государственного технического университета им. Р.Е. Алексеева. – 2012. – Т. 3, № 5. – с. 30-38.
2. Шимків М. В. Метод моніторингу спектру на основі цифрової узгодженої фільтрації / М. В. Шимків, В. П. Лисечко, О. М. Прогонний, А. В. Гуменюк // Вісник НТУ «ХПІ». Сер. Техніка та електрофізика високих напруг. – 2013. – № 60. – С. 127-135.
3. Chen C. Analog Correlator Spectrometr / C. Chen. – Denmark, Technical University of Denmark. –104 p.
4. D'Addario L. R. An Integrated Circuit for Radio Astronomy Correlators Supporting Large Arrays of Antennas / L. R. D'Addario, D. Wang // Journal of Astronomical Instrumentation. – 2016. – Т.5, №2. – 1650002.
5. Кучернюк П.В. Схемотехника сверхнизковольтного перемножителя сигналов / П.В.Кучернюк, Л.Н. Павлов // Электроника и связь. – 2015. – Т. 20, №6. – с. 11-15.

References

- [1] Belyaev A.I., Bukvarev E.A., Polovinkina A.S. and Yastrebov A.V. (2012) The optimization of pn-matched digital filter for high length signals. *Trudy Nizhegorodskogo gosudarstvennogo tekhnicheskogo universiteta im. R.E. Alekseeva*, Vol. 3, No. 5, pp. 30-38.
- [2] Shymkiv M.V., Lysechko V.P., Prohonnyi O.M. and Humeniuk A.V. (2013) Metod monitorynhu spektru na osnovi tsyfrovoy uzgodzhenoj filtratsii [Spectrum Monitoring method based on digital matched filtering], *Visnyk NTU "KhPI"*, No 60 (1033), pp. 30-38.
- [3] Chen Ch. (2014) *Analog Correlator Spectrometr*, Technical University of Denmark, 105 p.
- [4] D'Addario L. R. and Wang D. (2016) An Integrated Circuit for Radio Astronomy Correlators Supporting Large Arrays of Antennas, *Journal of Astronomical Instrumentation*, Vol.5, No 2, 1650002, 27 p. DOI: 10.1142/S2251171716500021 (preprint)
- [5] Kuchernyuk P.V. and Pavlov L.N. (2015) Skhemotekhnika sverkhnikzovol'tnogo peremnozhitelya signalov. [Circuitry of an ultralow-voltage multiplier signals], *Elektronika i svyaz'*, Vol. 20, No 6, pp. 11-15.

Підвищення точності дискретно-аналогових асинхронних кореляторів

Павлов Л. М.

Представлені варіанти підвищення точності дискретно-аналогових асинхронних кореляторів на основі інтегральних мікросхем з бінарною імпульсною функцією. Показана можливість кореляційної обробки сигналів з довільною імпульсною функцією, представленою у вигляді двійкового коду. Розглянуто три варіанти структур та принцип роботи асинхронного програмованого корелятора, що побудований на основі паралельних каналів. В першому варіанті масштабується вхідна напруга, в другому – вихідний сигнал. Третій варіант відрізняється тим, що в кожному каналі масштабується струм живлення паралельної аналогової пам'яті. Вказано на можливість побудови корелятора, в якому розряди будуть масштабовані всередині мікросхеми масштабуванням топологічних розмірів компонентів.

Ключові слова: інтегральні мікросхеми кореляторів; векторні перемножувачі сигналів; відліки сигналу

IC Discrete-Analog Correlators Accuracy Improvements

Pavlov L. M.

Some variants to improve accuracy of the integrated circuits of asynchronous digital-analog correlators with a

binary impulse response are discussed. Possibility of signal processing with an arbitrary impulse response in binary form is presented. Each variant of the asynchronous programmable correlators structure have been constructed upon parallel channels. Each channel consists of two quadrature parts. It has SIN-code register, COS-code register and selector register for sample-hold input signal operations to load signal samples into static parallel analog cells. Each correlator channel has weight. Master channel has weight 1. Next has weight 1/2 etc. according to pulse function binary code. In the first correlator case the input voltage was been scaled from channel to channel, in the second – output signals has been divided according to bit pulse function. The third case have been realized when each channel scaled supply parallel analog memory current. It have supplied maximum signal/noise ratio in signal processing. The main meaning is the output resistance analog parallel memory is low. All three variants of realization have tested. The best result was obtained in case when current of the parallel analog memory have been scaled. The output response have been discovered when input signal was equal 20 mV with input noise 1 V. The master clock was equal 80 MHz. The reference code had long of 1024 points for four parallel channels analog memory. It is noted the modern design must be done to increase the master clock up to 800 MHz. It is noted as well the new correlator can be build with scaled IC topological components for currents weighting. This way the MOS-transistor is in a steep area of CVC.

Key words: IC discrete-analog correlators; vector signal multipliers; signal samples