

---

---

## ОБМІН ДОСВІДОМ

УДК 621.373.12:621.396.61:621.396.62

### ОСОБЛИВОСТІ ПОСЛІДОВНОГО КЕРУВАННЯ ІНТЕГРОВАНИМИ СИНТЕЗАТОРАМИ ПРЯМОГО ЦИФРОВОГО СИНТЕЗУ ПРИ ГЕНЕРУВАННІ ЧАСТОТНО-МОДУЛЬОВАНИХ КОЛИВАНЬ

*Коцержинський Б.О., д.т.н., професор  
Національний технічний університет України  
«Київський політехнічний інститут», м. Київ, Україна*

#### Вступ

Для зовнішнього керування частотою вихідних коливань інтегрованих синтезаторів прямого цифрового синтезу (ІСПЦС) використовуються паралельний та послідовний інтерфейси. Огляд ІСПЦС фірми Analog Devices показує, що із 22 ІСПЦС у 15 задіяний послідовний інтерфейс, тільки 2 мають паралельний інтерфейс, решта 5 комбінований паралельний/послідовний інтерфейси. ІСПЦС фірми Intersil також застосовують комбінований інтерфейс. У генераторах довільних частотно-модульованих (ЧМ) коливань на основі ІСПЦС важливим моментом є перемикання частоти зовнішнім керуванням, в першу чергу форма та тривалість переходу. Послідовний інтерфейс різних ІСПЦС організується по різному. Для завантаження 32-40 розрядних регістрів частоти весь потрібний код частоти розбивається на пачки бітів, у яких інформаційні біти поєднуються із бітами команд та адрес. Наприклад, для завантаження 32-розрядного коду частоти у ІСПЦС AD9859 (тактова частота 400 МГц, найбільша частота тактової синхронізації послідовного порту 25 МГц) потрібні 4 16-розрядні коди. Для більшості генераторних пристроїв на ІСПЦС тривалість перемикання частоти коливань не суттєвий, але для генераторів ЧМ коливань із зовнішнім поточним керуванням дуже важливий. Тому виникає задача дослідження впливу режимів роботи послідовного порту ІСПЦС на характеристики перемикання частот. Дослідженні були проведені на генераторі ЧМ коливань із ІСПЦС AD9835, послідовно керованим оціночною платою сигнального процесора ADSP-BF533.

#### **Режими послідовного завантаження регістра частоти AD9835**

Синхронний послідовний доступ AD9835 реалізується подачею трьох сигналів на входи FSYNC (кадрова синхронізація), SCLK (тактова синхронізація), SDATA (дані) (рис.1). Вхідний буферний 16-розрядний регістр SERIAL REGISTER накопичує 16 вхідних бітів одного кадру. Для

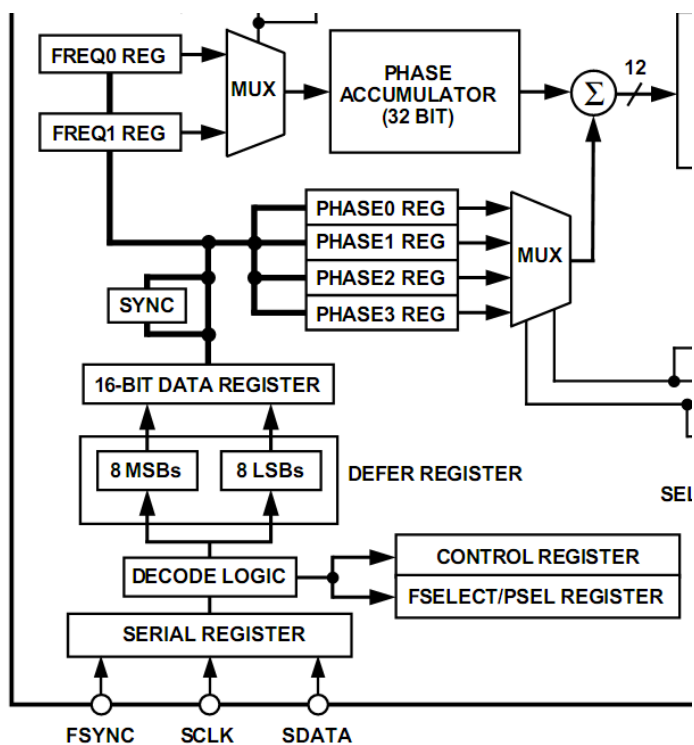


Рис.1. Фрагмент структури AD9835

розрядного коду у регістр частоти за один такт частоти синтезатора .

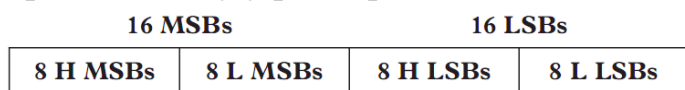


Рис.2. 32-розрядне слово частоти

- I. 1. 8L LSBs у DEF; 2. 8H LSBs у DEF, 16 LSBs у FREQ<sub>x</sub>;  
3. 8L MSBs у DEF; 4. 8H MSBs у DEF, 16 MSBs у FREQ<sub>x</sub>.
- II. 1. 8H MSBs у DEF; 2. 8L MSBs у DEF, 16 MSBs у FREQ<sub>x</sub>;  
3. 8H LSBs у DEF; 4. 8L LSBs у DEF, 16 LSBs у FREQ<sub>x</sub>.
- III. 1. 8L LSBs у DEF, 16 LSBs у FREQ<sub>x</sub>; 2. 8H LSBs у DEF,  
16 LSBs у FREQ<sub>x</sub>; 3. 8L MSBs у DEF, 16 MSBs у FREQ<sub>x</sub>;  
4. 8H MSBs у DEF, 16 MSBs у FREQ<sub>x</sub>.
- IV. 1. 8H MSBs у DEF, 16 MSBs у FREQ<sub>x</sub>; 2. 8L MSBs у DEF, 16  
MSBs у FREQ<sub>x</sub>; 3. 8H LSBs у DEF, 16 LSBs у FREQ<sub>x</sub>;  
4. 8L LSBs у DEF, 16 LSBs у FREQ<sub>x</sub>.

Оцінка часу перемикання частоти виконана для тактової частоти MCLK синтезатора 25 МГц (період 40 нс) і тактової частоти послідовного порту SCLK 10 МГц (період 100 нс). Час завантаження 16-розрядного коду у SERIAL REGISTER становить  $t_1 = 100 \cdot 16$  нс = 1.6 мкс. Завантаження за другою командою виконується за  $t_2 = (100 \cdot 16 + 40)$  нс = 1.64 мкс.

$t_3 = (1.6 + 1.64 + 1.6 + 1.64)$  мкс = 6.48 мкс для алгоритмів 1 і 2. Таким чином, повне перемикання частоти відбувається за

завантаження у регістр частоти FREQ<sub>x</sub> REG 32-розрядний код слова частоти розбивається на 4 8-розрядні коди, як показано на рис.2.

Ці коди додаються до бітів команд і адрес при створенні 4 16-розрядних завантажувальних кодів. За допомогою першої команди (код 3) один із 8-розрядних кодів через SERIAL REGISTER завантажується у одну із половин регістра DEFER REGISTER (DEF). Друга команда (код 2) до дій першої додає запис отриманого у DEF 16-

Таким чином, можливі такі алгоритми завантаження слова частоти:

$t_4=(1.64*4)$  мкс = 6.56 мкс для алгоритмів 3,4. Якщо врахувати несинхронність MCLK і SCLK, то час перемикання може збільшитися ще на один такт MCLK, в результаті чого  $t_3= 6.52$ мкс,  $t_4=6.6$  мкс.

Акумулятор фази синтезатора працює за тактовою частотою MCLK, зміна вмісту регістра частоти передається у акумулятор фази на наступному такті MCLK, розривів фази немає. У таблицю синусних значень передаються тільки 12 старших розрядів коду акумулятора (рис.1). Розглянемо приклади перемикання коливань з частотою 2 МГц на коливання з частотою 3 МГц за різними алгоритмами зміни вмісту регістра частоти.

Коди слів частот 2 МГц **0x147AE147** та 3 МГц **0x1EB851EB** отримані за формулою **код = (f/MCLK)\*2<sup>32</sup>**. Часова послідовність реалізації алгоритмів завантаження кодів у регістр частоти синтезатора представлена у табл. 1 та на рис. 3, 4, 5, 6.

Таблиця 1

Часова послідовність реалізації алгоритмів завантаження кодів

Часовий інтервал (мкс)	Код, частота (МГц) алгоритм 1	Код, частота (МГц) алгоритм 2	Код, частота (МГц) алгоритм 3	Код, частота (МГц) алгоритм 4
0 ... 1.6	147AE147 2	147AE147 2	147AE147 2	147AE147 2
1.6 ... 3.2	147AE147 2	147AE147 2	147A14EB 1.999695	1E7AE147 2.97656
3.2 ... 4.8	147A51EB 1.999786	1EB8E147 3.0002	147A51EB 1.999786	1EB8E147 3.0002
4.8 ... 6.4	147A51EB 1.999786	1EB8E147 3.0002	51B851EB 7.98	1EB851B8 2.999999
6.4 ...	1EB851EB 3	1EB851EB 3	1EB851EB 3	1EB851EB 3

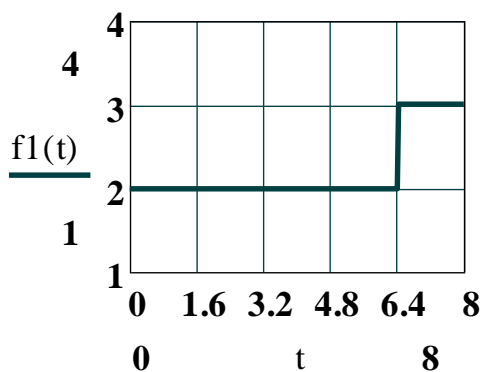


Рис. 3 Перемикання частоти за першим алгоритмом (  $t$  у мкс,  $f$  у МГц)

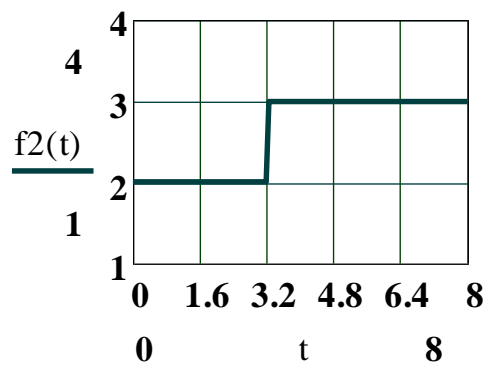


Рис. 4 Перемикання частоти за другим алгоритмом (  $t$  у мкс,  $f$  у МГц)

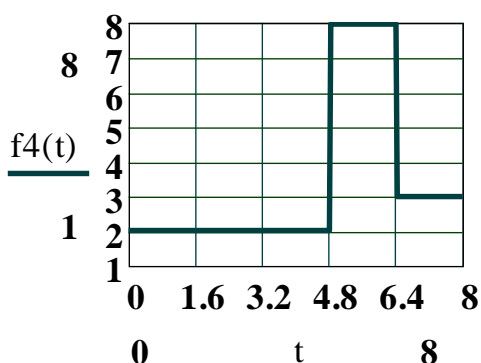


Рис. 5 Перемикання частоти за третім алгоритмом ( t у мкс, f у МГц)

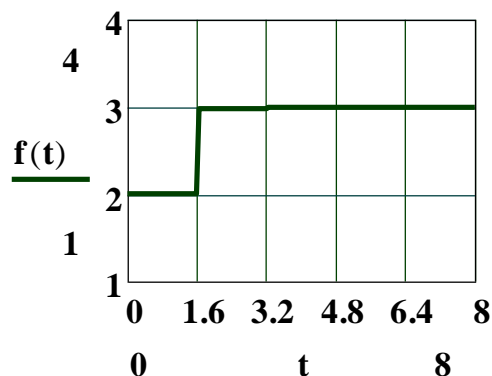


Рис. 6 Перемикання за четвертим алгоритмом ( t у мкс, f у МГц)

Стандартні алгоритми завантаження слова частоти 1 і 2 не мають недоліків. Завантаження за третім алгоритмом може привести до неправильного перемикання частоти (рис.5), тому що при поновленні однієї половини DEFER REGISTER друга половина може мати довільне значення. Аналогічна ситуація і при завантаженні за четвертим алгоритмом, але тут помилка не перевищує  $2^{-8}$  (0.39%).

Розглянемо також приклади перемикання коливань з частотою 3 МГц на коливання з частотою 2 МГц за різними алгоритмами зміни вмісту регістра частоти. Часова послідовність реалізації алгоритмів завантаження кодів у регістр частоти синтезатора представлена у табл.2 та на рис. 7, 8, 9, 10.

Таблиця 2

Часова послідовність реалізації алгоритмів завантаження кодів

Часовий інтервал (мкс)	Код, частота (МГц) алгоритм 1	Код, частота (МГц) алгоритм 2	Код, частота (МГц) алгоритм 3	Код, частота (МГц) алгоритм 4
0 ... 1.6	1EB851EB 3	1EB851EB 3	1EB851EB 3	1EB851EB 3
1.6 ... 3.2	1EB85147 2.999999	14B851EB 2.023437	1EB85147 2.999999	14B851EB 2.023437
3.2 ... 4.8	1EB8E147 3.00021	147AE147 1.999786	1EB8E147 3.00021	147A51EB 1.999786
4.8 ... 6.4	1E7AE147 2.976562	147AE1EB 2.0000001	E17AE147 (22.02) 2.98=25-22.02	147AE1EB 2.0000001
6.4 ...	147AE147 2	147AE147 2	147AE147 2	147AE147 2

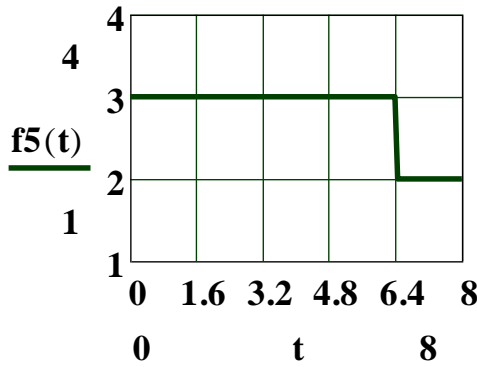


Рис. 7 Перемикання частоти за першим алгоритмом ( $t$  у мкс,  $f$  у МГц)

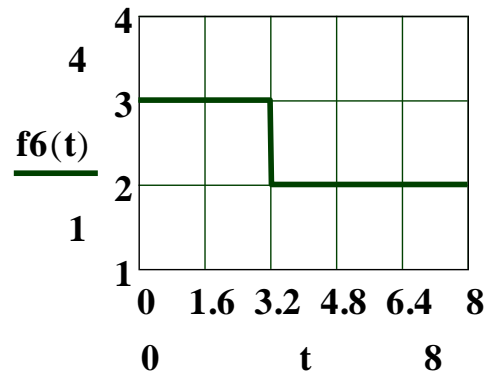


Рис. 8 Перемикання частоти за другим алгоритмом ( $t$  у мкс,  $f$  у МГц)

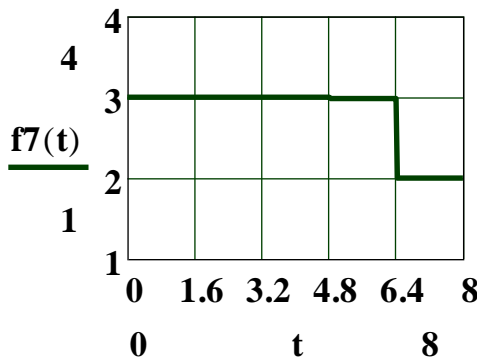


Рис. 9 Перемикання частоти за третім алгоритмом ( $t$  у мкс,  $f$  у МГц)

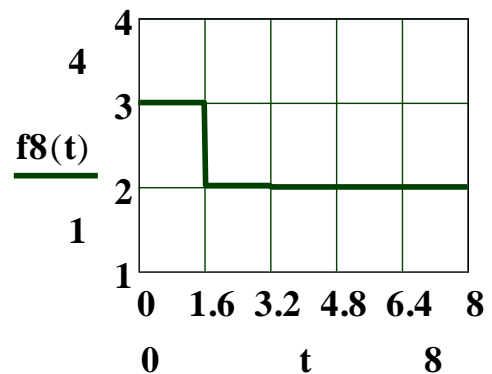


Рис. 10 Перемикання за четвертим алгоритмом ( $t$  у мкс,  $f$  у МГц)

Завантаження регістра частоти за третім алгоритмом тут також може привести до неправильного перемикання частоти. Отриманий на третьому етапі керування код слова відповідає частоті 22.02 МГц, яка не реалізується при  $MCLK = 25$  МГц, з'являється складова 2.98 МГц.

Таким чином, розрахунки підтверджують якість алгоритмів 1 і 2, можливо використання і четвертого алгоритму з певними обмеженнями. Перемикання частот відбувається за один такт  $MCLK$ , але початок перемикань залежить від режиму роботи послідовного порту, що треба враховувати для відтворення заданих часових інтервалів. Завдяки принципу ПЦС переривання фази не відбувається.

Якщо треба, наприклад, створити двочастотні коливання з часовою залежністю частоти типу меандр із періодом 40 мкс, то треба вибрати кадрову частоту послідовного порту 25 МГц (тактова частота синхронізації 10 МГц). При умові використання для перемикання частот однакових алгоритмів завантаження тривалість коливань 20 мкс зберігається, але є запізнення перемикань частот від початку керування на 6.4 мкс (рис.11).

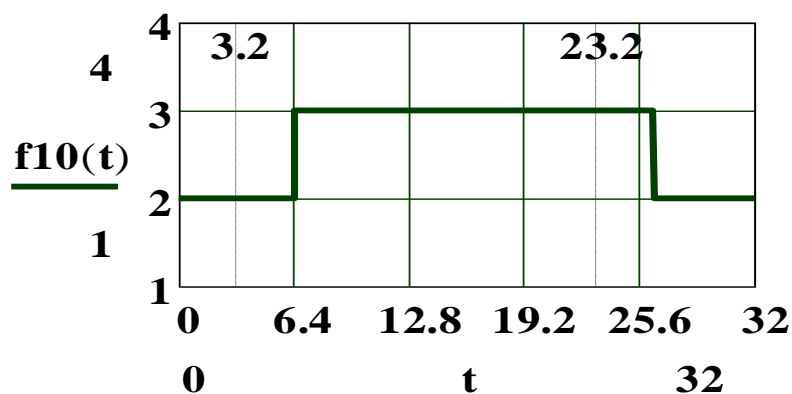


Рис.11

### Результати експериментальних досліджень

Експериментальні дослідження проведені на простому генераторі ЧМ коливачів із використанням ІСПЦС AD9835 із послідовним керуванням від оціночної плати сигнального процесора ADSP –BF533. Керуюча програма написана мовою високого рівня С++, дозволяє створювати різні тестові режими послідовного порту : змінювати кадрову та тактову частоти синхронізації, хвилеформу коливачів. Результати фіксуються осцилографом та аналізатором спектру. Вихідний сигнал аналізується безпосередньо на виході ЦАП синтезатора.

Двочастотні колювання 2 – 2.5МГц (MCLK=25 МГц, SCLK =10 МГц, алгоритми 1,2) представлені на рис.12.



Рис. 12

Із зростанням частоти амплітуда коливачів зменшується. Збільшене фото переходу 2→2.5 МГц наведено на рис. 14. Здійснюється плавний перехід без розриву фази, деяка нестійкість переходу пояснюється несинхронністю тактових частот MCLK і SCLK або синхронізацією осцилографа однією із частот. Перехід 2.5→2 МГц (рис. 15) подібний.

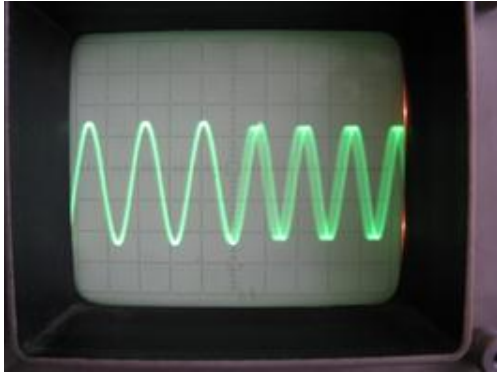


Рис. 14

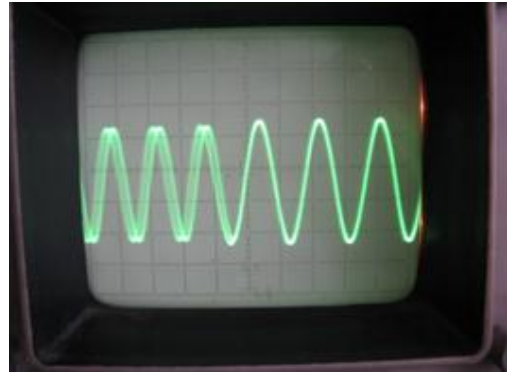


Рис. 15

Двочастотні коливання 2 – 3 МГц (MCLK=25МГц, SCLK =10 МГц, алгоритми 3,4 ) представлені відповідно на рис. 12,16.

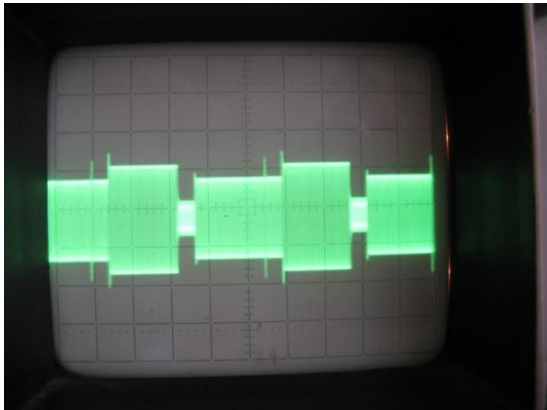


Рис. 16 (алгоритм 3)

Колівання (рис.16) відповідають передбаченню спотворення сигналу у таблицях 1, 2 та на рис. 5, 9. Помітні амплітудні викиди у моменти перемикання частоти. Перемикання частоти за четвертим алгоритмом реалізується правильно.

Частотний спектр гармонічного коливання за кодом слова частоти на 2 МГц (рис. 17) дає уяву про якість гармонічного сигналу на виході 10-розрядного ЦАП синтезатора при MCLK=25МГц. Спостерігаються суттєві гармоніки з частотами 4, 6, 8 МГц.

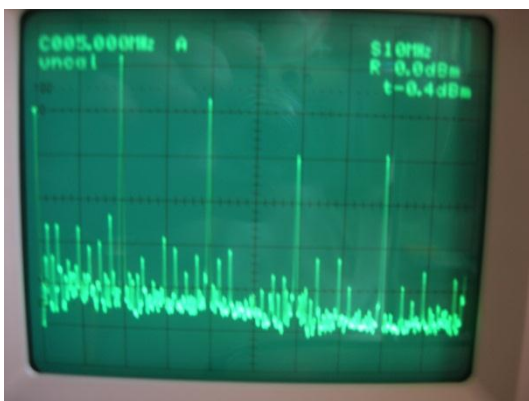


Рис. 17



Рис. 18

У частотному спектрі двочастотних коливань 2 – 3 МГц (MCLK=25МГц, SCLK =10 МГц, алгоритми 1,2) спектральна ширина частотних

складових 2 і 3 МГц збільшена внаслідок перемикань частот(рис.18). Рівень гармонік 4,6 МГц зменшений. Є третя гармоніка 3 МГц складової.

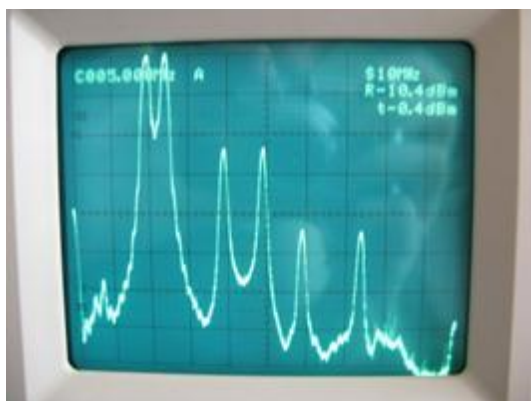


Рис. 19

Спектральні складові двочастотних коливань з меншою різницею частот 2—2.5 МГц перекриваються більше, також більше гармонік (4, 5, 6, 7.5 МГц) (рис. 19, алгоритми 1, 2).

У спектрі двочастотного сигналу 2–2.5 МГц, створеного за третім алгоритмом (MCLK=25МГц, SCLK=10 МГц, рис. 20), в наслідок невеликого завантаження кодів частот відбувається розширення основних спектральних складових, крім гармонік 4 і 5 МГц з'являються потужні складові 10 і 15 МГц (рис. 21).

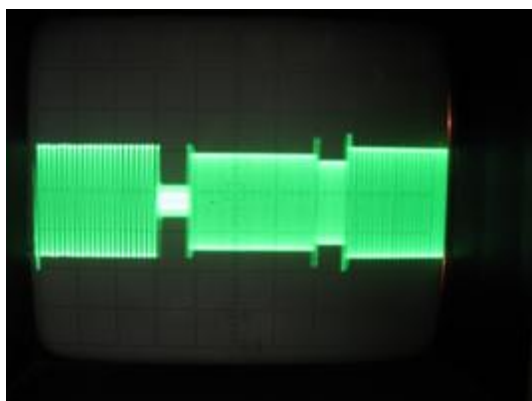


Рис. 20



Рис. 20

Послідовне керування ІСПЦС виявилось ефективним і для генераторів складних ЧМ сигналів у реальному часі. Створений східчастий псевдо-ЛЧМ сигнал із кількістю сходинок частоти  $N = 10$ ,

$f_1 = 1$  МГц – початкова частота;  $f_2 = 1.1$  МГц — кінцева частота;

$df = (f_2 - f_1) / (N - 1) = 0.0111$  МГц — крок зміни частоти; період сигналу

$T = 3$  мс; тривалість імпульсу  $T_f = 1$  мс; тривалість кроку частоти 100 мкс; масив дискретних значень частоти  $FFF_i = f_1 + df * i = 0 \dots N - 1$ ; масив дискретних значень часу — початків сходинок частоти  $t_i = 0 + dt * i$ ,  $dt = T_f / N$ .

Осцилограма сигналу на рис.22, а частотний спектр на рис.23. Ширина спектра на рівні -75дБ становить 0.5 МГц, а рівні -3дБ 0.13 МГц, трохи більше у порівнянні із класичним ЛЧМ сигналом. Розширення спектру викликано стрибками частоти.



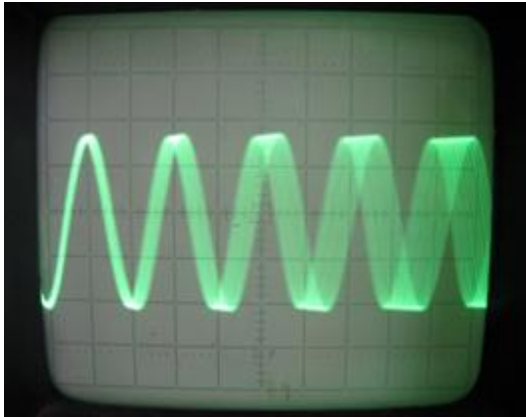


Рис. 22

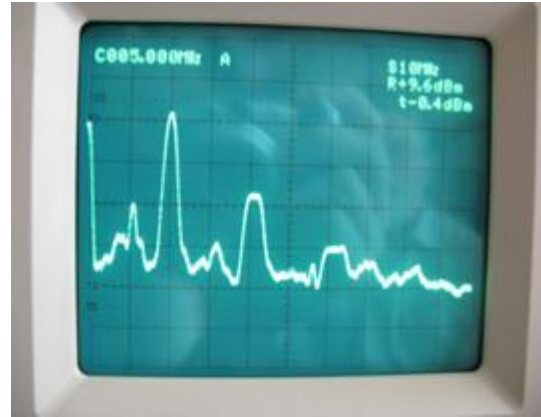


Рис. 23

### Висновки

У разі використання послідовного керування зміною частоти коливань ІСПЦС у складі генератора ЧМ коливань час перемикання частоти визначається тільки тактовою частотою ІСПЦС, а затримка між початком сигналу керування до самого моменту перемикання залежить від швидкодії послідовного інтерфейсу та алгоритмів завантаження керуючих кодів, що треба враховувати при роботі у реальному часі та при генеруванні складних сигналів для правильного відтворення часових інтервалів.

Швидке перемикання частоти приводять до розширення частотного спектра. Спроби зробити більш плавний частотний перехід (завантаження за алгоритмами 3 ) не дали позитивних результатів.

Послідовне керування ІСПЦС, як підтвердили результати досліджень, придатне для керування генераторами складних ЧМ коливань.

*Коцержинський Б.О. Особливості послідовного керування інтегрованими синтезаторами прямого цифрового синтезу при генеруванні частотно-модульованих коливань. У статті досліджені процедури послідовного завантаження кодів слів частоти у інтегрований синтезатор прямого цифрового синтезу у складі генератора складних ЧМ коливань. Показано, що час перемикання частоти визначається тактовою частотою синтезатора, а затримка між початком сигналу керування та самим моментом перемикання залежить від швидкодії послідовного інтерфейсу та алгоритмів завантаження керуючих кодів, що треба враховувати при роботі у реальному часі та при генеруванні складних сигналів для правильного відтворення часових інтервалів.*

**Ключові слова:** послідовний інтерфейс синтезаторів прямого цифрового синтезу, генератор ЧМ коливань.

*Коцержинский Б.А. Особенности последовательного управления интегрированными синтезаторами прямого цифрового синтеза при генерировании частотно-модулированных колебаний. В статье исследованы процедуры последовательной загрузки кодов слов частоты у интегрированный синтезатор прямого цифрового синтеза в составе генератора сложных ЧМ колебаний. Показано, что время переключения частоты определяется тактовой частотой синтезатора, а задержка между началом сигнала управления и самим моментом переключения зависит от быстродействия последовательного интерфейса и алгоритмов загрузки управляющих кодов, что нужно*

учитывать при работе в реальном времени и при генерировании сложных сигналов для правильного отображения временных интервалов.

**Ключевые слова:** последовательный интерфейс синтезаторов прямого цифрового синтеза, генератор ЧМ колебаний.

*Kotserzhynskiy B. Serial control features of integrated Direct Digital Synthesis synthesizer at FM generation. The word codes serial loading procedures to integrated DDS synthesizer as part of FM compound signal generator are investigated in the article. It is shown that the frequency switching time is defined by the synthesizer clock frequency, the delay between the control signal start and the very switching moment depends on serial interface speed and control codes loading algorithms, it must be taking into account during real time working and compound signal generation for accurate time intervals imaging.*

**Keywords:** DDS synthesizer serial interface, FM generator.