

ОБЧИСЛЮВАЛЬНІ МЕТОДИ В РАДІОЕЛЕКТРОНІЦІ

УДК 621.396.6.019.3+519.87

НАДІЙНІСНА МОДЕЛЬ ВІДМОВОСТІЙКОЇ БАГАТОПРОЦЕСОРНОЇ СИСТЕМИ З ВІДНОВЛЕННЯМ ПРАЦЕЗДАТНОСТІ ПРОГРАМНОГО ЗАБЕЗПЕЧЕННЯ

*Волочій Б. Ю., д.т.н., проф.; Муляк О. В., аспірант; Озірковський Л. Д.,
к.т.н., доц.; Змисний М. М., асистент; Панський Т. І., аспірант
Національний університет «Львівська політехніка», м. Львів, Україна*

RELIABILITY MODEL OF THE FAULT-TOLERANT MULTICORE SYSTEM WITH SOFTWARE RECOVERY

*Bohdan Volochiy, Doctor of Engineering, Professor; Oleksandr Mulyak, Postgraduate
Student; Leonid Ozirkovskyi, PhD, Associate Professor, Mykhailo Zmysnyi, Assistant,
Taras Panskyi, Postgraduate Student,
Lviv Polytechnic National University, Lviv, Ukraine*

Вступ

Багатопроцесорні системи [1–6] відносяться до програмно-апаратних систем (ПАС), проблема надійності яких має свою специфіку, так як необхідно передбачити захист від відмов та збоїв апаратних засобів так і збоїв програмного забезпечення ПАС. Забезпечення надійності ПАС, як і в апаратних системах, реалізується шляхом використання властивості відмовостійкості. В практиці проектування ПАС властивість відмовостійкості багатопроцесорної системи здебільшого забезпечують двома способами. Перший спосіб передбачає введення в структуру надлишку процесорів. При втраті працездатності будь-якого процесора здійснюється автоматична реконфігурація структури багатопроцесорної системи із зниженням ефективності до заданого рівня. Ефективність даного способу і особливості його реалізації розглядаються в роботах [1–2]. Даний спосіб може бути використаний в ПАС, в яких допускається простій, або є можливість введення часової надлишковості для виконання завдання.

Якщо простій ПАС не допускається, то використовують другий спосіб забезпечення властивості відмовостійкості, який передбачає використання резервної багатопроцесорної системи, яка паралельно виконує ті ж функції, що і основна, але програмне забезпечення створено іншим розробником [13]. В роботах [1, 6, 7, 8] пропонуються надійнісні моделі багатопроцесорних систем, в яких не враховується надійність програмного забезпечення. В роботах [9, 10] описана надійнісна модель ПАС для оцінки показників її надійності, в якій запропоновано розрізняти відмови апаратних за-

собів та збої програмного забезпечення. Проте не враховано показники надійності засобів контролю та діагностики. Дана модель запропонована для ПАС, в яких допускається простій. В роботах [11, 14] запропонована надійнісна модель ПАС для оцінки показників надійності, в якій також розрізняються відмови апаратних засобів та програмного забезпечення, враховується зміна значення інтенсивності відмови програмного забезпечення після проведення виправлення у кодї програми.

Зауважимо, що у відомих публікаціях відсутні надійнісні моделі багатопроцесорних ПАС з загальним заміщувальним резервом та ковзним резервом процесорів обох багатопроцесорних систем, автоматичним перезавантаженням програмного забезпечення збої якого викликані збоями апаратних засобів. Вищесказане обумовлює актуальність задачі розробки надійнісної моделі такої ПАС.

Опис підходу до побудови надійнісної моделі програмно-апаратної системи

В програмно-апаратній системі, що розглядається, присутні відмови та збої апаратних засобів (АЗ). В свою чергу збої АЗ породжують збій в роботі програмного забезпечення (ПЗ), що виправляється шляхом його перезавантаження. Якщо перезавантаження ПЗ відновлює працездатність ПАС то це свідчить, що в системі відбувся збій АЗ. У випадку не успішного перезавантаження ПЗ вважається, що відбулася відмова АЗ. Вважається, що програмне забезпечення є надійним.

Макромодель необслуговуваної ПАС, яка складається з основної та резервної системи

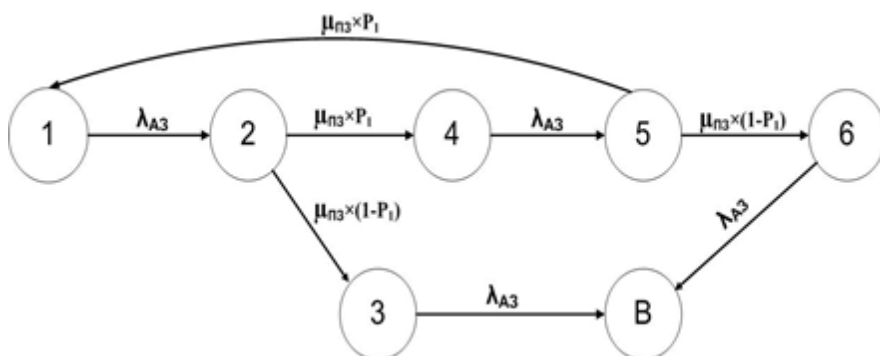


Рис. 2. Макромодель резервованої системи з перезавантаженням ПЗ викликаного збоями апаратних засобів

резервної системи представлена на рис. 2 враховує наступні її стани, а саме: стан 1 — ПАС знаходиться в працездатному стані, цільову функцію виконує основна система, резервна система справна; стан 2 —

ПАС знаходиться в працездатному стані, цільову функцію виконує резервна система, основна система знаходиться в непрацездатному стані, проводиться процедура перезавантаження програмного забезпечення; стан 3 — ПАС перебуває в працездатному, стані цільову функцію виконує резервна система, перезавантаження ПЗ на основній системі не відбулося успішно; стан 4 — ПАС знаходиться в працездатному стані, цільову функцію виконує резервна система, відновлено працездатність основної системи шляхом

перезавантаження ПЗ; стан 5 — ПАС знаходиться в працездатному стані цільову функцію виконує основна система, резервна система знаходиться в непрацездатному стані, проводиться процедура перезавантаження ПЗ; Стан 6 — ПАС знаходиться в працездатному стані, цільову функцію виконує основна система, перезавантаження ПЗ резервної системи не відбулося успішно; стан В — стан критичної відмови (відновлення працездатності АЗ не є можливим).

Системи, які входять до складу ПАС втрачають працездатність з інтенсивністю $\lambda_{AZ} = \lambda''_{AZ} + \lambda'_{AZ}$, де λ''_{AZ} — інтенсивність відмов АЗ системи, λ'_{AZ} — інтенсивність збоїв АЗ системи, які приводять до короточасної втрати її працездатності. Збої АЗ систем, що входять до складу ПАС приводять до збоїв у роботі ПЗ, тому інтенсивність збоїв ПЗ викликаних збоями АЗ має значення $\lambda_{ПЗ} = \lambda'_{AZ}$. Після відмови основної або резервної системи відбувається підключення резервної, або основної системи з інтенсивністю λ_{AZ} . В системі з імовірністю P_1 відбуваються збої АЗ та з імовірністю $1 - P_1$ відбуваються відмови АЗ. Відповідно процедура перезавантаження ПЗ відбувається успішно з інтенсивністю $\mu_{AZ} \cdot P_1$ та неуспішно з інтенсивністю $\mu_{AZ} \cdot (1 - P_1)$, де $\mu_{AZ} = 1 / t_{res}$, t_{res} — середнє значення тривалості часу перезавантаження ПЗ. Коли в системі відсутній загальний заміщувальний резерв, то з інтенсивністю λ_{AZ} ПАС попадає в стан критичної відмови.

Описаний підхід використано при розробці надійнішої моделі відмовостійкої ПАС з комбінованим структурним резервуванням.

Модель відмовостійкої багатопроесорної системи

1. Структура відмовостійкої багатопроесорної системи

Виходячи з того, що ПАС повинна працювати безперервно, без втрати

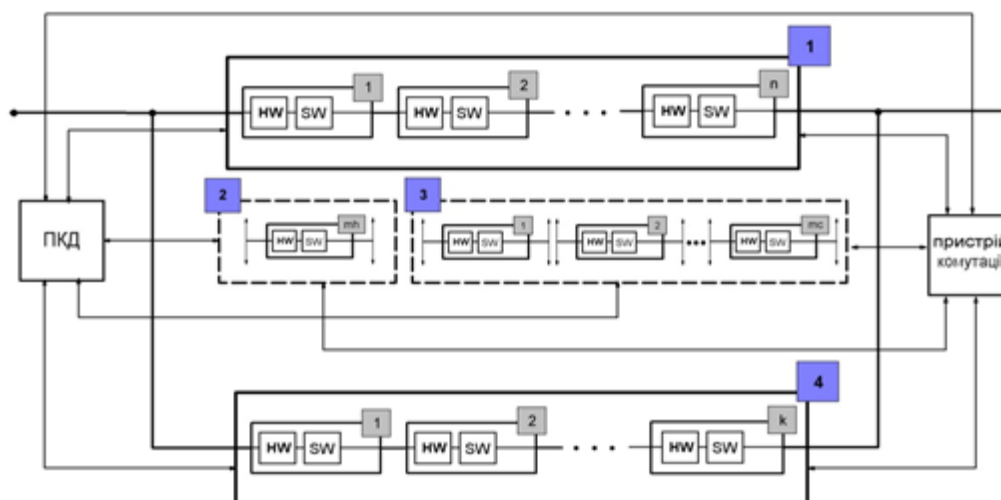


Рис. 3. Структурна схема відмовостійкої програмно-апаратної системи (1 — основна багатопроесорна система, 2 — процесори, що знаходяться в гарячому резерві, 3 — процесори, що знаходяться в холодному резерві, 4 — резервна багатопроесорна система, ПКД-процесор контролю та діагностики)

працездатності при відмовах процесорів та збоях програмного забезпечення та без зниження ефективності виконання заданої функції, використано загальне заміщувальне гаряче резервування. Структурна схема відмовостійкої ПАС показана на рисунку 3. До її складу входить: основна багатопроцесорна система, яка складається з n – процесорів; резервна багатопроцесорна система, яка складається з k – процесорів; для обох багатопроцесорних систем передбачено спільне ковзне резервування процесорів, при цьому один (перший в черзі на використання) резервний процесор перебуває в гарячому резерві, а решта - в холодному; процесор контролю та діагностики визначає стан ПАС в апаратній та програмній частинах та подає команди для управління резервним ресурсом; пристрій комутації виконує функції підключення (або відключення) резервної багатопроцесорної системи, а також відключення несправних процесорів та підключення процесорів ковзного резерву.

2. Структурно-автоматна модель відмовостійкої багатопроцесорної системи

Метод розробки надійнісної моделі відмовостійкої багатопроцесорної системи у вигляді графа станів та переходів, описаний у монографії [12], передбачає формалізоване представлення об'єкта дослідження у вигляді структурно-автоматної моделі. Для побудови структурно-автоматної моделі необхідно виконати наступні завдання: сформулювати вербальну модель об'єкту дослідження; визначити базові події; визначити компоненти вектора стану, якими можна описати стан системи в довільний момент часу; сформулювати множину параметрів, якими можна описати систему; сформулювати дерево правил модифікації компонент вектора стану.

Відповідно до технології аналітичного моделювання [12] та на підставі визначених базових подій, визначених компонент вектора стану та параметрів, якими описується ПАС, розроблено дерево правил модифікації компонент вектора стану ПАС, яке представлено в таблиці 1.

Таблиця 1. Дерево правил модифікації компонент вектора стану

Базові події	Умови та обставини	Формула розрахунку інтенсивності базової події	Правило модифікації компонент вектора стану
1. Відмова процесора основної багатопроцесорної системи (при виконанні цільової функції)	(V1=n) AND (V5=1) AND (V6=1)	$V1 \cdot \lambda_{HW} \cdot P_1'$	V1:=V1-1; V5:=2; V6:=0
	(V1=n) AND (V5=1) AND (V6=0)	$V1 \cdot \lambda_{HW}$	V5:=0;

Базові події	Умови та обставини	Формула розрахунку інтенсивності базової події	Правило модифікації компонент вектора стану
2. Збій ПЗ процесора основної багатопроцесорної системи (при виконанні цільової функції)	(V1=n) AND (V5=1) AND (V6=1)	$V1 \cdot \lambda_{sw} \cdot P_2'$	V1:=V1-1; V5:=2; V6:=0; V7:=V7+1
3. Відмова процесора резервної багатопроцесорної системи (при виконанні цільової функції)	(V2=k) AND (V5=2) AND (V6=1)	$V2 \cdot \lambda_{HW} \cdot P_1'$	V2:=V2-1; V5:=1; V6:=0;
	(V2=k) AND (V5=2) AND (V6=0)	$V2 \cdot \lambda_{HW}$	V5:=0
4. Збій ПЗ процесора резервної багатопроцесорної системи (при виконанні цільової функції)	(V2=k) AND (V5=2) AND (V6=1)	$V2 \cdot \lambda_{sw} \cdot P_2'$	V2:=V2-1; V5:=1; V6:=0; V7:=V7+1
5. Відмова процесора основної багатопроцесорної системи (підсистема знаходиться в гарячому резерві)	(V1=n) AND (V5=2) AND (V6=1)	$V1 \cdot \lambda_{HW} \cdot P_1'$	V1:=V1-1; V5:=2; V6:=0
6. Збій ПЗ процесора основної багатопроцесорної системи (підсистема знаходиться в гарячому резерві)	(V1=n) AND (V5=2) AND (V6=1)	$V1 \cdot \lambda_{sw} \cdot P_2'$	V1:=V1-1; V5:=2; V6:=0; V7:=V7+1
7. Відмова процесора резервної багатопроцесорної системи (підсистема знаходиться в гарячому резерві)	(V2=k) AND (V5=1) AND (V6=1)	$V2 \cdot \lambda_{HW} \cdot P_1'$	V2:=V2-1; V5:=1; V6:=0
8. Збій ПЗ процесора резервної багатопроцесорної системи (підсистема знаходиться в гарячому резерві)	(V2=k) AND (V5=1) AND (V6=1)	$V2 \cdot \lambda_{sw} \cdot P_2'$	V2:=V2-1; V5:=1; V6:=0; V7:=V7+1
9. Відмова процесора ковзного резерву з завантаженням ПЗ.	(V3>0)	$V3 \cdot \lambda_{HW} \cdot P_1'$	V3:=V3-1
10. Збій ПЗ процесора ковзного резерву з завантаженням ПЗ.	(V3>0)	$V3 \cdot \lambda_{sw} \cdot P_2'$	V3:=V3-1; V7:=V7+1
11. Закінчення процедури підключення процесора з завантаженням ПЗ до непрацездатної основної багатопроцесорної системи	(V3>0) AND (V1<n) AND (V6=0)	$1/(T_{sfm} + T_{swichm})$	V1:=V1+1; V3:=V3-1; V6:=1

Базові події	Умови та обставини	Формула розрахунку інтенсивності базової події	Правило модифікації компонент вектора стану
12. Закінчення процедури підключення процесора з завантаженим ПЗ до непрацездатної резервної багатопроекторної системи	$(V3 > 0) \text{ AND } (V2 < k) \text{ AND } (V6 = 0)$	$1 / (T_{sfm} + T_{swichm})$	$V2 := V2 + 1;$ $V3 := V3 - 1;$ $V6 := 1$
13. Закінчення процедури підключення процесора з холодного резерву в гарячий резерв	$(V3 < m_h) \text{ AND } (V4 > 0)$	$1 / (T_{sfm} + T_{swichm} + T_{stm})$	$V3 := V3 + 1;$ $V4 := V4 - 1$
14. Закінчення процедури відновлення працездатності ПЗ на процесорі з ознакою збою ПЗ.	$(V7 > 0)$	$(1 / T_{res}) \cdot P'_3$	$V4 := V4 + 1;$ $V7 := V1 - 1$
Критерій катастрофічної відмови ($V5 = 0$)			

3. Формування аналітичної моделі відмовостійкої багатопроекторної системи

Розроблена структурно-автоматна модель дає можливість згідно алгоритму запропонованого в монографії [13, с. 89] побудувати граф станів та переходів. На рисунку 4 представлено граф станів та переходів, з наступними значеннями параметрів відмовостійкої багатопроекторної системи: $n=2$; $k = 2$; $m_h=1$; $m_c=0$. При зміні конфігурації відмовостійкої багатопроекторної системи граф станів та переходів буде мати параметри, які представлено в таблиці 2.

Таблиця 2. Параметри графа при різних конфігураціях ВС

Параметри конфігурації ВС	Кількість станів	Кількість переходів
$n=2; m_h=1; m_c=0;$	27	82
$n=2; m_h=1; m_c=1;$	51	172
$n=2; m_h=1; m_c=2;$	83	276
$n=2; m_h=1; m_c=3;$	171	646

В представленому на рис. 4 графі станів та переходів, переходи позначені 1, 2, 3, 4 мають наступні значення інтенсивностей: 1 – $1 / T_{sfm} + T_{swichm}$, 2 – $1 / T_{sfm} + T_{swichm} + T_{stm}$, 3 – $1 / T_{resm}$, 4 – $2 \cdot \lambda_{HW}$

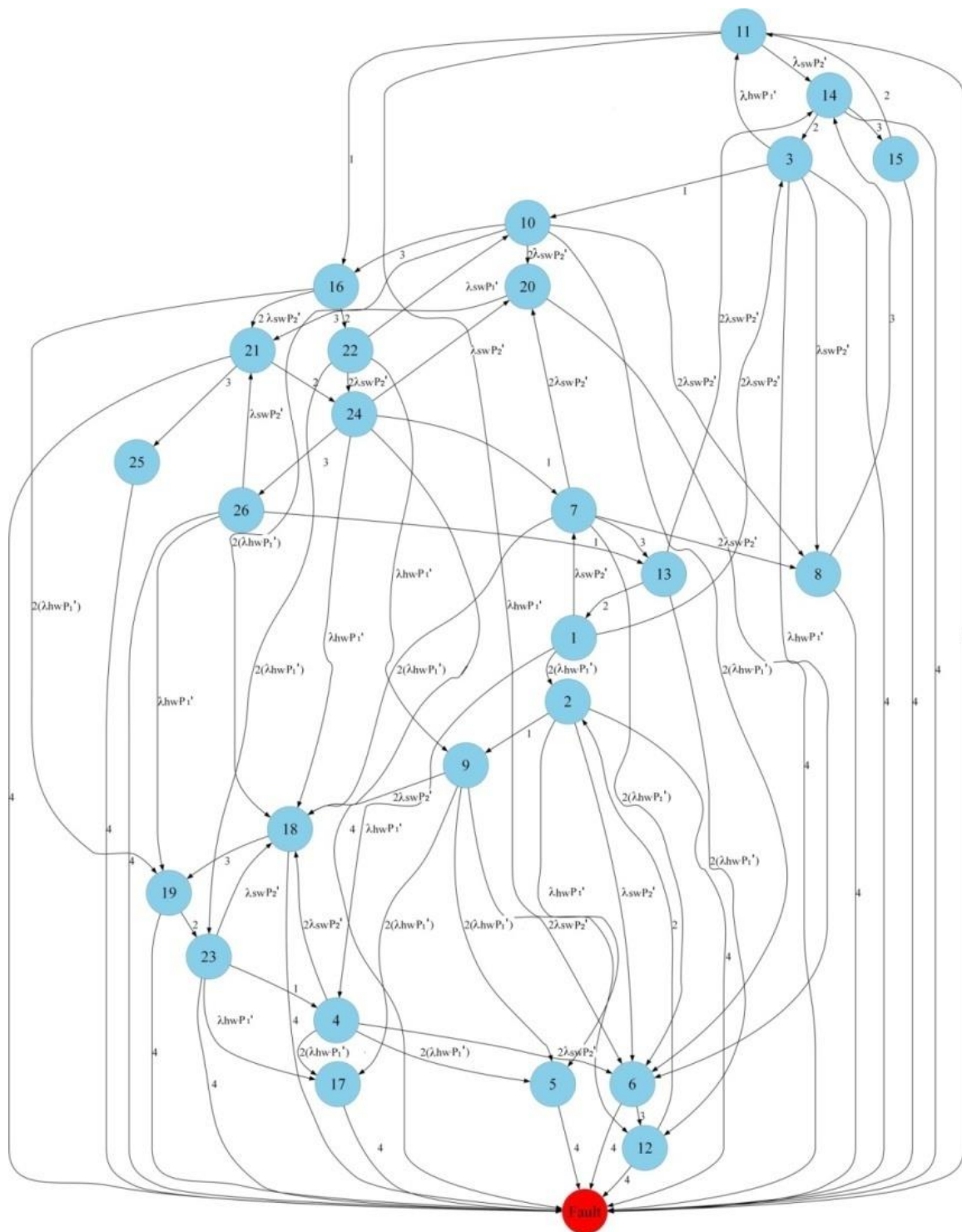


Рис. 4. Модель відмовостійкої багатопроцесорної системи у вигляді графа станів та переходів

На основі побудованого графа станів та переходів (рис. 4) сформована система лінійних диференціальних рівнянь (СЛДР) (1). Розв'язання даної СЛДР дасть можливість провести оцінку показників надійності відмовостійкої багатопроцесорної системи.

$$\left\{ \begin{aligned}
 \frac{dP_1(t)}{dt} &= -\left(3\lambda_{HW} \cdot P_1' + 3\lambda_{SW} \cdot P_2'\right) \cdot P_1(t) + \frac{1}{T_{sfm} + T_{switch} + T_{stm}} \cdot P_{13}(t) \\
 \frac{dP_2(t)}{dt} &= -\left(3\lambda_{HW} \cdot P_1' + \lambda_{SW} \cdot P_2' + \frac{1}{T_{sfm} + T_{switch}}\right) \cdot P_2(t) + \\
 &+ 2 \cdot \lambda_{HW} P_1' \cdot P_1(t) + \frac{1}{T_{sfm} + T_{switch}} \cdot P_{12}(t) \\
 &\dots\dots\dots \\
 \frac{dP_{26}(t)}{dt} &= -\left(\lambda_{HW} \cdot P_1' + \lambda_{SW} \cdot P_2' + \frac{1}{T_{sfm} + T_{switch}}\right) \cdot P_{26}(t) + \\
 &+ \frac{1}{T_{resm}} \cdot P_{24}(t) + \frac{1}{T_{sfm} + T_{switch} + T_{stm}} \cdot P_{25}(t) \\
 \sum_{i=1}^{27} P_i(t) &= 1
 \end{aligned} \right. \quad (1)$$

4. Приклад використання запропонованої моделі

Необхідно порівняти значення показників надійності отриманих за допомогою відомих моделей та розробленою моделлю. Для цього визначено значення тривалості роботи ПАС, при якій ймовірність безвідмовної роботи

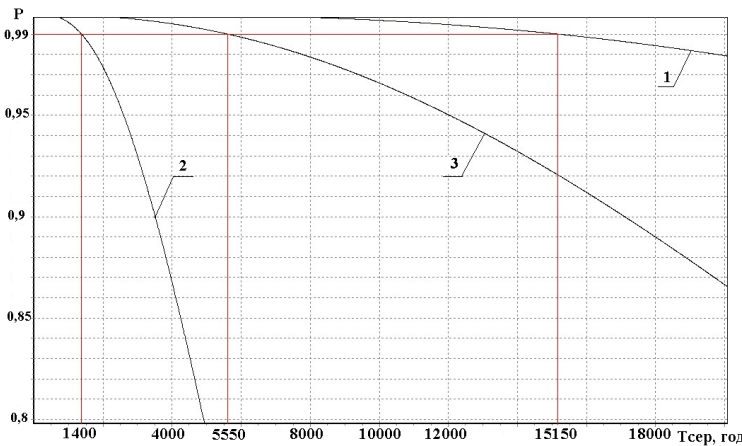


Рис. 5. Залежність ймовірності безвідмовної роботи відмовостійкої багатопроцесорної системи від тривалості її експлуатації

ти відмовостійкої багатопроцесорної системи з врахуванням перезавантаження ПЗ на її процесорах $P_{б.р.} \geq 0,99$. Дослідження проведено при наступних вхідних параметрах: $n=2$, $m=2$, $m_n=1$, $\lambda_{HW}=1 \cdot 10^{-5}$ год⁻¹, $\lambda_{SW}=1 \cdot 10^{-4}$ год⁻¹.

На рис. 5 представлені залежності ймовірності безвідмовної роботи відмовостійкої багатопроцесорної системи від тривалості її експлуатації, отримані

за допомогою моделей з різним ступенем адекватності, а саме: крива 1 — модель відмовостійкої багатопроцесорної системи без врахування збоїв програмного забезпечення (розрахунки проведені згідно моделі, поданої в [10]); крива 2 — модель відмовостійкої багатопроцесорної системи з вра-

хуванням збоїв програмного забезпечення та без відновлення працездатності ПЗ (розрахунки проведені згідно моделі, поданої в [9]); крива 3 — запропонована модель відмовостійкої багатопроцесорної системи з врахуванням збоїв програмного забезпечення та його відновленням.

З результатів поданих на рис. 5 видно, що не врахування показника надійності програмного забезпечення (крива 1) дає завищені значення показників надійності, врахування показника надійності програмного забезпечення без можливості його відновлення шляхом перезавантаження (крива 2) знижує значення показників надійності відмовостійкої багатопроцесорної системи. А запропонована модель (крива 3) дає найближчі до реальних значень показники надійності відмовостійкої багатопроцесорної системи з врахуванням ненадійності програмного забезпечення та його відновлення.

Висновки

В статті запропонована надійнісна модель відмовостійкої багатопроцесорної системи з відновленням працездатності апаратних засобів, шляхом перезавантаження програмного забезпечення, збій в роботі якого був викликаний збоєм в роботі апаратного засобу. Запропонована модель відмовостійкої багатопроцесорної системи дає змогу проектуванцю вирішувати задачі надійнісного аналізу та синтезу, а саме: визначити конфігурацію ПАС для забезпечення необхідного рівня надійності, визначити вимоги до надійності програмного забезпечення, вимоги до засобів контролю та діагностики працездатності ПАС.

В подальших дослідженнях можна врахувати тривалість "ремонтів" програмного забезпечення у випадку його відмови, а також врахувати інтенсивність відмови програмного забезпечення, які викликані дефектами у коді програмного забезпечення.

Література

1. Mudry P. A. CONFETTI: A reconfigurable hardware platform for prototyping cellular architectures / P. A. Mudry, F. Vannel, G. Tempesti, D. Mange // International Parallel and Distributed Processing Symposium, 2007. — P. 96—103.
2. Каляев И. А. Реконфигурируемые мультиконвейерные вычислительные структуры / И. А. Каляев, И. И. Левин, Е. А. Семерников, В. И. Шмойлов. — Ростов-на-Дону. : Издательство ЮНЦ РАН, 2008. — 393 с.
3. Changyun Zhu. Reliable multiprocessor system-on-chip synthesis / Changyun Zhu, Z. Gu, R. Dick, L. Shang // Proc. International Conference Hardware/Software Codesign and System Synthesis, Sep. 2007. — P. 239—244.
4. Kim P. Gostelow. "The design of a fault-tolerant, realtime, multi-core computer system." In Aerospace Conference, IEEE, 2011. — P. 1—8.
5. Melson N. Duane. Use of CYBER 203 and CYBER 205 computers for three-dimensional transonic flow calculations / N. Duane Melson, James D. Keller / National Aeronautics and Space Administration, Scientific and Technical Information Branch, 1983. — 13 p.

6. Mohammed H. Mahafzah. On Evaluating the Reliability of Multiprocessor Systems / Mohammed H. Mahafzah / European Journal of Scientific Research: EuroJournals Publishing, 2010. — pp. 490—496.
7. Романкевич А. М. Графо-логические модели для анализа сложных отказоустойчивых вычислительных систем / А. М. Романкевич, Л. Ф. Карачун, В. А. Романкевич // Электронное моделирование. — 2001. — т.23. — №1. — С. 102—111.
8. Романкевич В. О. Про розрахунок надійності відмовостійких багатопроцесорних систем, підсистеми яких мають спільні процесори / В. О. Романкевич, А. П. Фесенюк. // Радіоелектронні і комп'ютерні системи. — 2010. — №3 (44). — С. 62—67
9. Friedman M. A. Reliability techniques for combined hardware and software systems / M. A. Friedman, P. Y. Tran, P. L. Goddard // Final technical report. Rome Laboratory Air Force Systems Command, Griffiss Air Force Base. NY — 1992. — 286 p.
10. Поночовний Ю. Л. Вибір методу комплексування показників надійності компонент інформаційних систем за похибкою, що вноситься // Системи озброєння і військова техніка. — 2008. — №4(16). — С. 156—158.
11. Засуха С. А. Методология оперативной верификации программного обеспечения космических систем: модели готовности и выбор сценариев / С. А. Засуха, Ю. Л. Поночовный, В. С. Харченко // Харків: Вісник Харківського національного університету, 2012. — №1015. — С. 131—147.
12. Волочий Б. Ю. Технологія моделювання алгоритмів поведінки інформаційних систем / Б. Ю. Волочий. — Львів: Вид-во НУ “Львівська політехніка”, 2004. — 220 с.
13. Белый Ю. А. Модели отказов и оценка надежности мультидиверсных систем / Белый Ю. А. // Радіоелектронні і комп'ютерні системи. — 2008. — №5 (32). — 62 — 66.
14. Поночовний Ю. Л. Оценка надежности информационных систем с учетом изменения параметров программных средств / Ю. Л. Поночовный // Системи обробки інформації. — Харків. : ХВУ, 2008. — Вип. 5 (72). — С. 100—103.

Referencec

7. Romankevych A. M. Grafo-logicheskie modeli dlya analiza slozhnyh otkazoustoichivyyh vychilitelnyh system / A. M. Romankevych, L. F. Karachun, V. A. Romankevych // Elektronnoemodelirovaniye. — 2001. — t.23. — №1. — P.102-111.
8. Romankevych V.O. Pro rozrahunok nadiynosti vidmovostiykyh bagatoprocесорnyh system, pidsystemy yakyyh maut' spilni procesory / V.O.Romankevych, A.P. Fesenuk. // Radioelektronniika i computerni systemy. — 2010. — №3 (44). — P.62-67
10. Ponochovniy U.L. Vybiry metodu kompleksuvanya pokaznykiv nadiynosti component informaciynyh system za pohybkoou, schovnosytsya // Systemy ozbroenya I viyskova tehnika. — 2008. — №4(16). — P.156-158.
11. Zasuha S.A. Metodologiya operativnoy verifikaci i programnogo obespecheniya kosmicheskikh system: modeli gotovnosti I vybor scenariyev / S.A. Zasuha, U.L. Ponochovniy, V.S. Kharchenko // Kharkiv: Visnyk Kharkivskogo nacionalnogo universytetu, 2012. — №1015. P.131-147.
12. Volochiy B.Yu. Technologia modeluvanya alorytmiv povedinky informaciynyh system / B.Yu.Volochiy. — Lviv: Vyd-voNU “Lvivska politechnika”, 2004. — 220 p.
13. Belyi U.A. Modely otkazov I ochenka nadezhnosity multidiversnyh system / U.A.Belyi// Radioelektronni I komputerni systemy. — 2008. — №5 (32). — С. 62 — 66.
14. Ponochovniy U.L. Ochenka nadezhnosity informaciohhyh system s uchetom izmeneniya parametrov programnyh sredstv / U.L.Ponochovniy// Systemy obrobky informacii. — Kharkiv.: HVU, 2008. — Vyp. 5 (72). — P.100-103.

Волочій Б. Ю.; Озірковський Л. Д., Муляк О. В., Змисний М. М., Панський Т. І. **Надійнісна модель відмовостійкої багатопроцесорної систем з відновленням працездатності програмного забезпечення.** В статті запропоновано надійнісну модель відмовостійкої багатопроцесорної системи, до складу якої входить дві багатопроцесорні системи (основна і резервна), процесори спільного ковзного резерву, процесор контролю та діагностики системи в апаратній частині та програмного забезпечення. В моделі також враховано автоматичне перезавантаження програмного забезпечення, після втрати працездатності викликаній збоями апаратних засобів системи. Запропонована модель призначена для розв'язання задач надійнісного проектування програмно-апаратних систем.

Ключові слова: надійність програмно-апаратних систем, відмовостійка програмно-апаратна система, відмовостійка багатопроцесорна система.

Волочій Б. Ю.; Озірковський Л. Д., Муляк О. В., Змисний М. М., Панський Т. І. **Надежностная модель отказоустойчивой многопроцессорной систем с восстановлением работоспособности программного обеспечения.** В статье предложена надежностная модель отказоустойчивой многопроцессорной системы, в состав которой входит две многопроцессорные системы (основная и резервная), процессоры общего скользящего резерва, процессор контроля и диагностики системы в аппаратной части и программном обеспечении. В модели также учтена автоматическая перезагрузка программного обеспечения, после потери работоспособности вызванной сбоями аппаратных средств системы. Предложенная модель предназначена для решения задач надежностного проектирования программно-аппаратных систем.

Ключевые слова: надежность программно-аппаратных систем, отказоустойчивость программно-аппаратная система, отказоустойчивость многопроцессорная система

Volochiy B., Ozirkovskyi L., Mulyak O., Zmysnyi M., Panskyi T. **Reliability model of the fault-tolerant multicore system with software recovery.**

Introduction. The analysis of the researched problem and features of the designed fault-tolerant hardware/software systems were carried out.

The approach description to developing reliability models of the software/hardware system. This chapter outlines a reliability macromodel of a fault-tolerant multicore system with a software recovery.

Model of the fault-tolerant multicore system. The model features include: two multicore systems (main and reserve), some processors for sliding redundancies, one control and diagnostics processor which controls the hardware and software features. Also this model includes the automatic software restart after hardware failure.

The proposed model application example. Weighed calculation of MTTF (mean time to failure) considering given probability of infallible performance of the suggested and existing models was performed.

Conclusion. The proposed model is designed to estimate reliability of the hardware/software systems.

Keywords: reliability of hardware/software systems, fault-tolerant hardware/software systems, fault-tolerant multicore system.