

БІБЛІОГРАФІЧНИЙ СПИСОК

1. *Короченцев В. И., Пятов А. П., Субботин А. Г.* Анализ взаимодействия преобразователей в антенной решетке // Акустический журнал.— 1985.— Вып. 5.— Т. 31.— С. 606—609.
2. *Хьюттер Т.* Двадцать лет развития гидроакустики // Зарубежная радиоэлектроника.— 1973.— № 3.— С. 3—23.
3. *Смарышев М. Д.* Направленность гидроакустических антенн.— Л. : Судостроение.— 1976.— 278 с.
4. *Свердлов Г. М.* Прикладная гидроакустика.— Л. : Судостроение.— 1973.— 274 с.
5. *Зевеке Г. В., Ионкин П. А., Нетушил А. В., Страхов С. В.* Основы теории цепей.— М. : Энергия.— 1965.— 444 с.

Надійшла до редколегії 25.03.95

УДК621.375(024)

ТАРАБАРОВ С. Б.

МОДЕЛЮВАННЯ ЕЛЕКТРОННИХ СХЕМ МЕТОДОМ ФОРМУВАННЯ КОМПАКТНОЇ МАТРИЦІ ПРОВІДНОСТЕЙ

Розглянуто алгоритм поступового формування матриці провідностей схеми у відповідності до «вирощування» схеми електричного кола, що моделюється, з облямленим попередньої системи рівнянь, а також видаленням з неї рівнянь, що не потрібні для її подальшого формування. Показано, що алгоритм забезпечує відчутну економію пам'яті та практично лінійну залежність витрат часу моделювання від розміру схеми.

Електронні кола часто моделюють системою алгебраїчних рівнянь (САР). Витрати на розв'язування останньої методом Гауса – найбільш економічного з методів розв'язування САР – кубічно залежать від числа n рівнянь і при великій їх кількості можуть виявитися чималими. Для зменшення витрат часу можуть бути використані методи розв'язування розріджених САР, а також методи діаоптики [1, 2]. Проте це пов'язане з проблемою оптимальної обробки ненульових елементів матриці системи чи оптимального розбиття схеми, що моделюється, на складові частини. Одержуване розв'язання часто має багато зайвої інформації, оскільки при моделюванні елект-

ронних кіл інтерес викликає одержання схемних функцій не для всіх, а лише для деяких (вхідних, або зовнішніх) вузлів схеми заміщення кола.

Метод формування компактної матриці провідностей, що пропонується для моделювання кіл, дозволяє уникнути зайвої інформації, і таким чином виключити витрати на її зберігання та обробку. Метод ґрунтується на «виросуванні» фрагмента схеми, починаючи з кількох її елементів, до повної конфігурації. Процес вирощування фрагмента приводить, з одного боку, до поступового облямлення (а значить, і збільшення порядку) матриці $Y_{\text{екв}}$ його моделі. З іншого боку, деякі вузли фрагмента поступово реалізують всі свої зв'язки з іншими вузлами і стають «внутрішніми». В матриці моделі це відповідає появі рівнянь, що не використовуються для подальшого формування $Y_{\text{екв}}$ у відповідності до методу опорного елемента [3] і можуть бути видалені. Компактна матриця провідностей схеми, одержувана в результаті поступового паралельного виконання згаданих процедур буде вміщувати лише рядки та стовпчики, відповідно $N_{\text{вх}}$ вхідним вузлам схеми, охоплених її фрагментом, та $N_{\text{зв}}$ вузлам фрагмента, які мають зв'язки із іншими вузлами. Таким чином, порядок $N^* = N_{\text{вх}} + N_{\text{зв}}$ матриці $Y_{\text{екв}}$ практично не залежить від числа вузлів схеми, що аналізується, і у випадку не дуже розгалужених схем (коли $N_{\text{вх}} = 1 \dots 2$ та $N_{\text{зв}} = 3 \dots 4$) може приблизно дорівнювати 5. Для збільшення ефективності методу та зменшення значення $N_{\text{зв}}$ необхідно деяке упорядкування елементів схеми заміщення кола таким чином, щоб при облямівці матриці $Y_{\text{екв}}$ частіше утворювалися «внутрішні» вузли.

Алгоритм розв'язування задачі методом, що пропонується, включає три основні етапи: 1) підготовчий етап; 2) етап формування компактної моделі кола; 3) визначення необхідних характеристик кола.

Найпростіший підготовчий етап, у свою чергу, включає:

- 1) визначення загальної кількості елементів, підключених до кожного вузла схеми заміщення (загальна кількість зв'язків вузла);
- 2) збільшення на 1 кількості підключень для зовнішніх (вхідних) вузлів схеми, що незалежно від топології схеми зберігає в еквівалентній системі відповідні вхідним вузлам рівняння;
- 3) упорядкування по зростанню та угруповування елементів схеми по максимальному номеру вузлів їхнього підключення.

Етап формування компактної моделі кола включає:

- 1) облямівка поточної матриці $Y_{\text{екв}}$ моделі у відповідності до поповнення її моделями елементів схеми чергової групи, що також призводить до зменшення кількості нереалізованих зв'язків вузлів їх підключення;
- 2) перевірка наявності «внутрішніх» вузлів фрагмента (чи дорівнює нулю кількість нереалізованих зв'язків вузла фрагмента?);

3) для кожного «внутрішнього» вузла перетворення матриці моделі згідно з формулою $Y_{ij} = Y_{ij} - Y_{ik} * Y_{kj} / Y_{kk}$, де Y_{ij} , Y_{ik} , Y_{kj} , Y_{kk} – відповідні елементи матриці $Y_{екв}$; k – номер «внутрішнього» вузла; i, j – індекси матриці $Y_{екв}$ ($i, j \neq k; i, j \in [1, N_{пот}]$); $N_{пот}$ – поточний порядок $Y_{екв}$;

4) видалення k -х рядки та стовпчика матриці $Y_{екв}$ та її ущільнення.

На третьому етапі розв'язується еквівалентна САР будь-яким відомим методом і розраховуються необхідні схемні функції.

Таблиця 1

№	n	n_n	t_1 , сек	t_2 , сек	t_1/t_2
1	10	4	1.11	0.28	3.9
2	20	16	9.12	0.55	16.5
3	30	36	31.42	0.83	37.8
4	40	64	75.02	1.15	65.2
5	50	100	149.07	1.37	108.8

Для оцінки ефективності методу, що пропонується, були розроблені програми на алгоритмічній мові Pascal-6.0, що реалізують класичний метод Гауса і метод, що пропонується. Оцінка витрат часу здійснювалася з використанням стандартної процедури GetTime. Суб'єктом випробування обрано ланцюгове коло з числом вузлів від 10 до 50. Випробування програм провадилося на персональному комп'ютері АТ/286 на 10 частотах. Результати порівняльних випробувань наведено у табл. 1, де n – число вузлів схеми заміщення кола; n_n – виграш по пам'яті; t_1 – час аналізу методом Гауса, t_2 – час аналізу методом формування компактної матриці провідностей.

Як видно з таблиці, витрати часу на аналіз запропонованим методом лінійно залежать від числа вузлів схеми заміщення і визначаються виразом $t \cong 0,028 n$. За умови $n > 5$ запропонований метод більш ефективний, ніж метод Гауса, а при числі вузлів схеми заміщення 20...50 виграш у часі моделювання та по пам'яті складає десятки і сотні.

БІБЛІОГРАФІЧНИЙ СПИСОК

1. Сигорский В. П., Петренко А. И. Алгоритмы анализа электронных схем.– Киев : Техніка, 1970.– 396 с.
2. Глоризов Е. Л., Скорин В. Г., Сытчук П. П. Введение в автоматизацию схемотехнического проектирования.– М. : Сов. радио, 1976.– 224 с.
3. Сигорский В. П. Математический аппарат инженера.– Киев : Техніка, 1975.– 768 с.

Надійшла до редколегії 23.04.98.